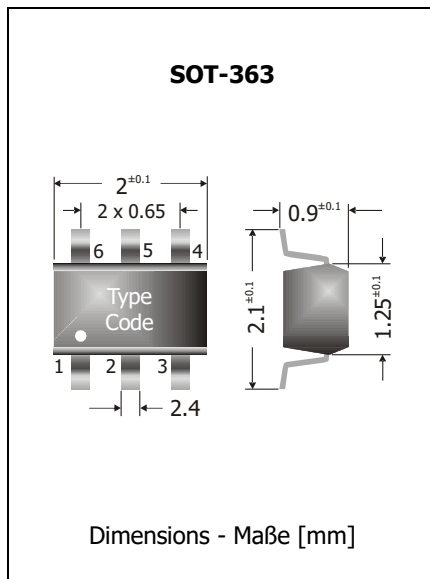


MMBT7002DW
N-Channel Enhancement Mode FET
N-Kanal FET – Anreicherungstyp

I_D	= 115 mA	V_{DSS}	= 60 V
$R_{DS(on)}$	< 7.5 Ω	P_{tot}	= 200 mW
T_{jmax}	= 150°C		

Version 2018-07-27

**Typical Applications**

Signal processing, Logic level converter, Drivers
 Commercial grade ¹⁾

Features

Two transistors in one package
 Fast switching times
 Compliant to RoHS, REACH, Conflict Minerals ¹⁾

Mechanical Data ¹⁾

Taped and reeled	3000 / 7"
Weight approx.	0.01 g
Case material	UL 94V-0
Solder & assembly conditions	260°C/10s
	MSL = 1

Typische Anwendungen

Signalverarbeitung, Pegelwandler, Treiberstufen
 Standardausführung ¹⁾

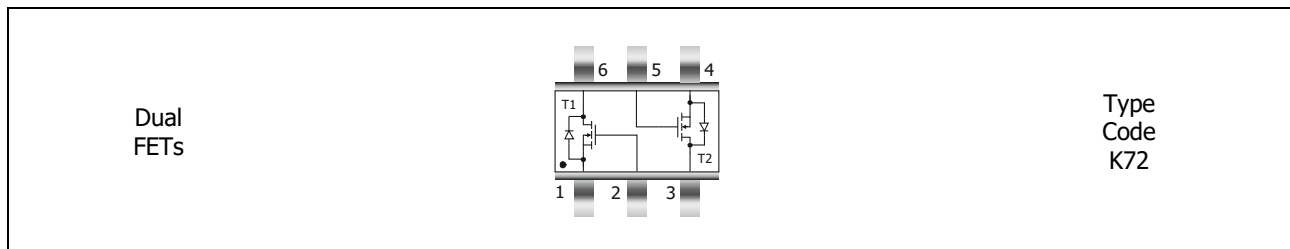
Besonderheiten

Zwei Transistoren in einem Gehäuse
 Schnelle Schaltzeiten
 Konform zu RoHS, REACH, Konfliktmineralien ¹⁾

Mechanische Daten ¹⁾

Gegurtet auf Rolle
Gewicht ca.
Gehäusematerial
Löt- und Einbaubedingungen

Halogen
 FREE

**Maximum ratings ²⁾****Grenzwerte ²⁾**

		MMBT7002DW	
Drain-Source-voltage Drain-Source-Spannung		V_{DSS}	60 V
Gate-Source-voltage Gate-Source-Spannung	DC	V_{GSS}	± 20 V
Power dissipation Verlustleistung		P_{tot}	200 mW ³⁾
Drain current Drainstrom	DC	I_D	115 mA
Peak Drain current Drain-Spitzenstrom		I_{DM}	800 mA
Junction temperature – Sperrschichttemperatur Storage temperature – Lagerungstemperatur		T_j T_s	-55...+150°C -55...+150°C

- Please note the [detailed information on our website](#) or at the beginning of the data book
 Bitte beachten Sie die [detaillierten Hinweise auf unserer Internetseite](#) bzw. am Anfang des Datenbuches
- $T_A = 25^\circ\text{C}$, unless otherwise specified – $T_A = 25^\circ\text{C}$, wenn nicht anders angegeben
- Mounted on P.C. board with 3 mm² copper pad at each terminal
 Montage auf Leiterplatte mit 3 mm² Kupferbelag (Lötpad) an jedem Anschluss

Characteristics

Kennwerte

		$T_j = 25^\circ\text{C}$	Min.	Typ.	Max.
Drain-Source breakdown voltage – Drain-Source-Durchbruchspannung $I_D = 10 \mu\text{A}$		BV_{DSS}	60 V	–	–
Drain-Source leakage current – Drain-Source Leckstrom $V_{DS} = 60 \text{ V}$ $V_{GS} = 0 \text{ V}$		I_{DSS}	–	–	100 nA
Gate-Source leakage current – Gate-Source Leckstrom $V_{GS} = 20 \text{ V}$		$\pm I_{GSS}$	–	–	100 nA
Gate-Threshold voltage – Gate-Source Schwellspannung $V_{GS} = V_{DS} = 10 \text{ V}$ $I_D = 250 \mu\text{A}$		$V_{GS(th)}$	1 V	–	2.5 V
Drain-Source on-state resistance – Drain-Source Einschaltwiderstand $V_{GS} = 5 \text{ V}$ $I_D = 50 \text{ mA}$ $V_{GS} = 10 \text{ V}$ $I_D = 500 \text{ mA}$		$R_{DS(on)}$	–	–	7.5 Ω 7.5 Ω
Forward Transconductance – Übertragungssteilheit $V_{DS} \geq 10 V_{DS(on)}$, $I_D = 200 \text{ mA}$		g_{FS}	80 mS	–	–
Input Capacitance – Eingangskapazität $V_{DS} = 25 \text{ V}$, $f = 1 \text{ MHz}$		C_{iss}	–	50 pF	–
Output Capacitance – Ausgangskapazität $V_{DS} = 25 \text{ V}$, $f = 1 \text{ MHz}$		C_{oss}	–	25 pF	–
Reverse Transfer Capacitance – Rückwirkungskapazität $V_{DS} = 25 \text{ V}$, $f = 1 \text{ MHz}$		C_{rss}	–	5 pF	–
Turn-On Time – Einschaltzeit $V_{DD} = 30 \text{ V}$, $R_L = 150 \Omega$, $I_D = 0.2 \text{ A}$, $V_{GS} = 10 \text{ V}$, $R_G = 25 \Omega$		t_{on}	–	20 ns	–
Turn-Off Delay Time – Ausschaltverzögerung $V_{DD} = 30 \text{ V}$, $R_L = 150 \Omega$, $I_D = 0.2 \text{ A}$, $V_{GS} = 10 \text{ V}$, $R_G = 25 \Omega$		t_{off}	–	20 ns	–

Disclaimer: See data book page 2 or [website](#)
Haftungsausschluss: Siehe Datenbuch Seite 2 oder [Internet](#)